

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001年3月15日 (15.03.2001)

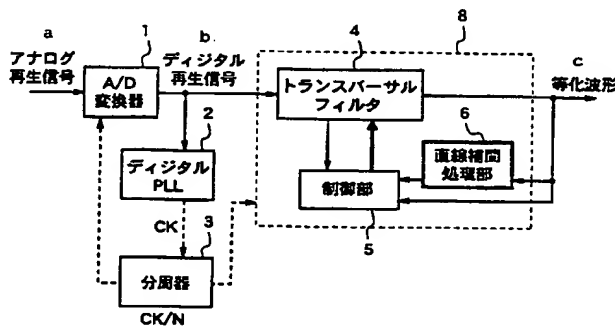
PCT

(10) 国際公開番号  
WO 01/18809 A1

- (51) 国際特許分類<sup>7</sup>: G11B 20/10, H04B 3/06 (72) 発明者; および  
(21) 国際出願番号: PCT/JP00/06121 (75) 発明者/出願人 (米国についてのみ): 佐藤 慎一郎  
(22) 国際出願日: 2000年9月8日 (08.09.2000) (SATO, Shinichirou) [JP/JP]; 〒793-0030 愛媛県西条  
(25) 国際出願の言語: 日本語 市大町784-3 Ehime (JP).  
(26) 国際公開の言語: 日本語 (74) 代理人: 弁理士 早瀬 憲一 (HAYASE, Kenichi); 〒  
564-0053 大阪府吹田市江の木町17番1号 江坂全日  
(30) 優先権データ: 特願平11/254584 ✓ 1999年9月8日 (08.09.1999) JP 空ビル8階 早瀬特許事務所 Osaka (JP).  
(71) 出願人 (米国を除く全ての指定国について): 松下電 添付公開書類:  
器産業株式会社 (MATSUSHITA ELECTRIC INDUS- ー 国際調査報告書  
TRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市 2文字コード及び他の略語については、定期発行される  
大字門真1006番地 Osaka (JP). 各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

(54) Title: REPRODUCED SIGNAL PROCESSING DEVICE

(54) 発明の名称: 再生信号処理装置



- a...ANALOG REPRODUCED SIGNAL 2...DIGITAL PLL  
1...A/D CONVERTER 5...CONTROL UNIT  
b...DIGITAL REPRODUCED SIGNAL 6...LINEAR INTERPOLATION  
4...TRANSVERSAL FILTER UNIT  
c...EQUALIZED SIGNAL 3...FREQUENCY DIVIDER

(57) Abstract: A reproduced signal processing device that is adapted to even high-speed reproduction and consumes less electric power in equalization while not lowering the equalization capability. Equalization is performed by using a frequency division clock for the operating clock. A linear interpolation unit (6) is provided to cover information missing because of the use of the frequency division clock.

(57) 要約:

等化性能を低下させることなく、等化処理における消費電力を削減し、高速再生にも対応した再生信号処理装置を提供する。

分周クロックを動作クロックとして用いて等化処理を行い、また、前記分周クロックの使用により欠落した情報を補うため、直線補間処理部 (6) を備える。

## 明 細 書

## 再生信号処理装置

## 5 技術分野

本発明は、再生信号処理装置に関し、特にアナログ再生信号をデジタル再生信号に変換し、自動等化処理を行う再生信号処理装置に関する。

## 10 背景技術

従来より、デジタル情報の記録再生装置あるいは通信装置等においては、前記装置等の特性あるいは伝送路の品質によるデータ誤り等の信号劣化を補償するため、伝送路の途中あるいは終端において逐次的に自動等化処理を行う自動等化器を用いていた。

- 15 第7図は、デジタル情報の記録再生装置における従来の再生信号処理装置の構成を示すブロック図である。

第7図に示された再生信号処理装置は、アナログ／デジタル変換器（A／D変換器）1と、デジタル位相同期回路（デジタルPLL）2と、自動等化器9とを備える。自動等化器9は、さらに、  
20 トランスバーサルフィルタ4と、制御部5とを備える。

アナログ／デジタル変換器1は、再生信号処理装置に入力されたアナログ再生信号を多値のデジタル再生信号に標本化する。デジタル位相同期回路2は、前記デジタル再生信号に含まれる位相及び基準周波数成分と一致した基準クロックCKを生成する。  
25 トランスバーサルフィルタ4は、デジタル再生信号の波形等化処理を行う。制御部5は、トランスバーサルフィルタ4の出力等化波形と前記等化波形より推定した等化目標値との誤差である等化誤差、及びトランスバーサルフィルタ4の入力デジタル再生信号を用いて、前記等化誤差が最小となるようにトランスバーサルフィルタ4

のパラメータであるタップ係数を制御する。

次に第 7 図を用いて従来の再生信号処理装置の動作について説明する。

記録媒体に記録されたデジタル情報を図示しないヘッドの走査  
5 により読み出し、読み出した信号に所定の周波数帯域を強調する処理を施したアナログ再生信号をアナログ／デジタル変換器 1 に入力すると、多値のデジタル再生信号に変換される。デジタル再生信号は、デジタル位相同期回路 2 と自動等化器 9 のトランスバーサルフィルタ 4 とに入力される。デジタル位相同期回路 2 は、  
10 入力されたデジタル再生信号により基準クロック C K を抽出し、該基準クロック C K をアナログ／デジタル変換器 1 及び自動等化器 9 に入力する。該基準クロック C K は、アナログ／デジタル変換器 1 及び自動等化器 9 において動作クロックとして用いられる。  
一方、トランスバーサルフィルタ 4 に入力されたデジタル再生信号は、トランスバーサルフィルタ 4 での等化処理後に復号回路に送  
15 られる。前記等化処理においてトランスバーサルフィルタ 4 は、パラメータであるタップ係数により制御される。該タップ係数は、制御部 5 においてトランスバーサルフィルタ 4 への入力デジタル再生信号、及びトランスバーサルフィルタ 4 の出力信号と該出力信号  
20 を基に推定した等化目標値との誤差の等化誤差により随時設定される。一般に、制御部 5 では、最急降下法に基づき等化目標値の 2 乗平均が最小となるように逐次的に演算する L M S アルゴリズムが用いられる。

ここで、等化目標値の設定方法について説明する。等化目標値は、  
25 デジタル等化を行う際の等化器（F I R フィルタ）の周波数特性を設定するものであり、通常、入力する信号の周波数特性を考慮して設定が行われる。

第 8（a）図は、アナログ／デジタル変換器 1 の動作クロックとして、デジタル再生波形に含まれる基準クロックを使用してサ

ンプリングした場合のデジタル再生波形の一例を示す図である。

第 8 (a) 図で示される波形の上部に示した 1、または 0 の数字の列は、記録媒体に記録された符号である記録符号の一例であり、その記録符号の下に標本点が、その記録符号に対応した標本点である。この段階では、等化が不十分であるため、短い符号に対応する再生波形の振幅が出力されづらい状況である。第 8 (a) 図に示す波形より等化目標値を求めるためには、以下の手順で処理を行う。

まず、ゼロを基準にして正側にあるか、負側にあるかを識別しやすくするために、制御部 5 に入力されたデータと 1 サンプリング前に入力されたデータを足し合わせる ( $1 + D$  処理)。この処理を施した後のサンプリングデータを第 8 (b) 図に示す。また、第 8 (b) 図の波形の上部には正が 1、負が 0 となるように判定を行った場合の正負判定結果例を示している。実際には、 $1 + D$  処理を施した波形データの最上位ビットを参照することにより正負の判定を行う。

ここで注目すべきことは、第 8 (a) 図に示した記録符号と、第 8 (b) 図に示した正負判定結果の 1 及び 0 のデータの並びが一致することである。このように、記録符号と正負判定結果が一致する場合には、等化目標値を確実に設定することが可能となる。なぜならば、記録符号と正負判定結果が一致するということは、1 及び 0 のデータ列を順番に追っていくことにより、次にどれだけの周期を持った波形がくるかが、予め分かるからである。

次に、実際にどのように等化目標値を割り当てていくかを示す。正負の判定結果を毎サンプリング 4 つ分ずつ足し合わせると、その足し算の結果は、0、1、2、3、4 の 5 つのうちのいずれかの値となり、それぞれが一つの等化目標値に対応するように割り当てられる。第 8 (c) 図は、この様子を示す図である。第 8 (c) 図に示されるように、正負の加算結果の 0 から 4 は、レベルの A から E に対応することになる。0 がレベル E、1 がレベル D、2 がレベル C、3 がレベル B、4 がレベル A にそれぞれ対応する。上記のよう

な処理を施すことにより、等化目標値を正確に設定することが可能である。ただし、ここで注意しなければならないのは、この処理による等化目標値の設定における前提条件として、記録符号と正負の判定結果が一致しなければならないことである。すなわち、アナログ／デジタル変換器 1 の動作クロックとしては再生信号に含まれる基準クロックを用い、データのサンプリング漏れがないようにすることが必須である。この条件を守っている限り、ノイズの影響やディスクのピット形成に起因するアシンメトリが発生しても、これらの影響を全く無視した等化目標値の設定が可能である。

10      以上のように、従来の再生信号処理装置においては、デジタル位相同期回路 2 の抽出した基準クロックを用いて逐次的に波形等化処理を行うことにより信号劣化を補償することができる。

一方、特開昭62-2724号公報には、適応型トランスバーサルフィルタを用いた波形等化装置におけるトランスバーサルフィルタのフィルタ係数ベクトルの設定方法が、また、特開平3-100971号公報には、特性パラメータを自動的に制御可能な自動等化器が開示されている。

しかしながら、上記のような従来の再生信号処理装置では、デジタル位相同期回路 2 により抽出したデジタル再生信号の基準クロック C K を、動作クロックとしてアナログ／デジタル変換器 1 及び自動等化器 9 に供給し、デジタルデータの再生を行っている。アナログ／デジタル変換器 1、及び自動等化器 9 はデジタルデータの再生を行っている間、常に動作し続ける。つまり、自動等化器 9 の構成要素であるトランスバーサルフィルタ 4、及びトランスバーサルフィルタ 4 のパラメータを制御する制御部 5 も常に電力を消費し続ける。また、再生信号処理装置に占める自動等化器 9 の割合は 2 割強であるため、その消費電力は無視できないものとなっている。

近年、デジタルデータ再生装置においては、データ転送速度の

高速化が進んでおり、高倍速再生が必須となっている。再生速度が速くなることは、デジタル再生信号に含まれる基準クロックの周波数を上げることにつながり、これはアナログ／デジタル変換器 1 及び自動等化器 9 の動作クロックの周波数を上げることにもつながる。このように、高倍速再生は、直接的に消費電力の増加に結びつく。また、高倍速再生を安定して行うためには、信号処理の精度及び信号処理を確実にを行うための十分な時間を確保することが必要であり、演算ビット数の確保やビット数の確保に伴う遅延素子の挿入による回路規模の増大が避けられない。回路規模が増大することは、消費電力が増大することにつながる。

消費電力が多いことは、LSI 等に集積化した場合にチップの温度が上昇しやすいことを意味している。その LSI がアナログ・デジタル混載チップである場合、チップの温度が上がってくると、チップに組み込まれているアナログ素子等の特性が仕様を満たしにくくなっていく。すなわち、チップとしてのトータル性能を十分に引き出すためには、自動等化器 9 だけでなく、LSI 全体の低消費電力化が望まれている。

ところで、消費電力の削減と高倍速再生の対応とを実現するための一つの手段として、自動等化器 9 及びアナログ／デジタル変換器 1 に供給する動作クロックの周波数を下げることが考えられる。例えば、動作クロックとして、デジタル位相同期回路 2 により抽出したデジタル再生信号の基準クロック CK の 2 倍の周期を持つ、2 分周クロックを自動等化器 9 及びアナログ／デジタル変換器 1 の動作クロックとした場合を考える。動作クロックを 2 分周とした場合、消費電力は約半分に抑えることが可能となる。それに伴いアナログ／デジタル変換器 1 に分周クロックを供給して動作させると、標本数が基準クロック CK を供給した場合の半分となる。

ところが、従来の技術において、この標本数の欠落は、自動等化器 9 を安定に動作させることの妨げとなる。なぜなら、上記の等化

目標値の設定方法で説明したように、等化目標値はアナログ／デジタル変換器 1 をデジタル再生信号に含まれる基準クロックでサンプリングした場合の、データの連続性を利用して生成しているからである。標本数が半減することにより、データの連続性が損なわれ、安定かつ忠実な等化目標値の設定が困難となり、安定した等化処理が行えないという問題があった。

本発明は、上記の問題点を解決するためになされたものであり、等化性能を低下させることなく、消費電力を削減し、高速再生にも対応した自動等化器を有する再生信号処理装置を提供することを目的とする。

#### 発明の開示

本発明の請求の範囲第 1 項にかかる再生信号処理装置は、アナログ信号を標本化し、デジタル信号に変換するアナログ／デジタル変換器と、前記デジタル信号に対し、自動等化処理を行う自動等化器と、前記デジタル信号に含まれる位相及び基準周波数成分と一致した基準クロックを生成する位相同期回路と、前記基準クロックの周期を整数倍した分周クロックを生成し、該分周クロックを動作クロックとして前記アナログ／デジタル変換器及び前記自動等化器に出力する分周器とを備えた再生信号処理装置であって、前記自動等化器を、前記デジタル信号に対し、波形等化処理を行うトランスバーサルフィルタと、前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する直線補間処理部と、前記直線補間処理部の出力により等化目標値を推定し、該等化目標値と前記トランスバーサルフィルタの出力との誤差である等化誤差が最小となるように前記トランスバーサルフィルタのパラメータを制御する制御部とから構成したものである。

本発明によれば、基準クロックに代えて分周クロックを使用した

ことによる標本点の欠落を補うことができ、基準クロックを使用した場合と同等の等化性能を維持しながら消費電力の削減と高速再生への対応とを実現できる効果が得られる。

本発明の請求の範囲第2項にかかる再生信号処理装置は、請求の  
5 範囲第1項記載の再生信号処理装置において、前記直線補間処理部を、前記トランスバーサルフィルタの出力等化信号に分周クロックの1周期分の遅延処理を行うフリップフロップ素子と、該遅延処理後の信号と前記出力等化信号とを加算する加算器とから構成したものである。

10 本発明によれば、基準クロックに代えて分周クロックを使用したことによる標本点の欠落を補うことができ、基準クロックを使用した場合と同等の等化性能を維持しながら消費電力の削減と高速再生への対応とを実現できる効果が得られる。

本発明の請求の範囲第3項にかかる再生信号処理装置は、請求の  
15 範囲第1項記載の再生信号処理装置において、前記直線補間処理部に代えて、前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する高次補間処理部を備えたものである。

本発明によれば、基準クロックに代えて分周クロックを使用した  
20 ことによる標本点の欠落を補うことができ、基準クロックを使用した場合と同等の等化性能を維持しながら消費電力の削減と高速再生への対応とを実現できる効果が得られる。さらに、読み出しヘッドの特性劣化による振幅の減衰、ディスクの傾きに起因する波形の歪み、再生系で重畳したノイズの影響等による再生波形データの品質  
25 劣化に対する情報復元能力を向上させることが可能となる。

本発明の請求の範囲第4項にかかる再生信号処理装置は、請求の範囲第3項記載の再生信号処理装置において、前記高次補間処理部を、分周クロックの1周期分の遅延処理を行うフリップフロップ素子と、該遅延処理後の信号に対し、タップ係数の重み付けを行う複



数の乗算器と、前記複数の乗算器の出力信号を加算する加算器とから構成したことを特徴とするものである。

本発明によれば、基準クロックに代えて分周クロックを使用したことによる標本点の欠落を補うことができ、基準クロックを使用した場合と同等の等化性能を維持しながら消費電力の削減と高速再生への対応とを実現できる効果が得られる。さらに、読み出しヘッドの特性劣化による振幅の減衰、ディスクの傾きに起因する波形の歪み、再生系で重畳したノイズの影響等による再生波形データの品質劣化に対する情報復元能力を向上させることが可能となる。

10

#### 図面の簡単な説明

第1図は、本発明の実施の形態1による再生信号処理装置の構成を示すブロック図である。

第2(a)図は、本発明の実施の形態1による分周クロックを使用した自動等化器の入力デジタル再生信号の一例を示す図である。

第2(b)図は、本発明の実施の形態1による分周クロックを使用した自動等化器の出力等化波形の一例を示す図である。

第2(c)図は、基準クロックを使用した自動等化器の出力等化波形の一例を示す図である。

第3(a)図は、本発明の実施の形態1による分周クロックを使用した自動等化器の出力等化波形の一例を示す図である。

第3(b)図は、本発明の実施の形態1による $1 + D$ 処理を施した結果の一例を示す図である。

第3(c)図は、本発明の実施の形態1によるタイミング調整を施した波形データを用いて復元した補間波形の一例を示す図である。

第4図は、本発明の実施の形態2による再生信号処理装置の構成を示すブロック図である。

第5図は、本発明の実施の形態2による高次補間処理部の一例を示す図である。

第 6 図は、本発明の実施の形態 2 による高次補間処理の一例であるナイキスト補間の例を示す図である。

第 7 図は、従来の再生信号処理装置の構成を示すブロック図である。

5 第 8 (a) 図は、従来の再生信号処理装置におけるアナログ／デジタル変換器の出力波形の一例を示す図である。

第 8 (b) 図は、従来の再生信号処理装置におけるアナログ／デジタル変換器の出力波形に  $1 + D$  処理を施した結果の一例を示す図である。

10 第 8 (c) 図は、従来の再生信号処理装置における等化目標値の設定を行い、等化を行った結果の出力波形の一例を示す図である。

発明を実施するための最良の形態

(実施の形態 1)

15 以下、本発明の実施の形態 1 による再生信号処理装置について、図面を参照しながら説明する。

第 1 図は、本実施の形態 1 による再生信号処理装置の構成を示すブロック図である。

20 第 1 図に示された再生信号処理装置は、アナログ／デジタル変換器 1 と、デジタル位相同期回路 2 と、分周器 3 と、自動等化器 8 とを備える。自動等化器 8 は、さらに、トランスバーサルフィルタ 4 と、制御部 5 と、直線補間処理部 6 とを備える。なお、第 7 図と同一符号は、従来の再生信号処理装置におけるものと同一のものを示しており、それらの説明は省略する。

25 分周器 3 は、デジタル位相同期回路 2 により抽出された基準クロック  $CK$  に該基準クロック  $CK$  の周期を整数倍する分周処理を行う。直線補間処理部 6 は、図示しないフリップフロップ素子と加算器とから構成され、アナログ／デジタル変換器 1 での標本化において、基準クロック  $CK$  に代えて分周クロック  $CK/N$  を用いたこ

とによる、標本数の欠落を補うための補間処理を行う。

次に第1図を用いて再生信号処理装置の動作について説明する。

記録媒体に記録されたデジタル情報を図示しないヘッドの走査により読み出し、読み出した信号に所定の周波数帯域を強調する処理を施したアナログ再生信号をアナログ／デジタル変換器1に入力すると、多値のデジタル再生信号に変換される。前記デジタル再生信号は、デジタル位相同期回路2と自動等化器8のトランスバーサルフィルタ4とに入力される。デジタル位相同期回路2は、入力された前記デジタル再生信号により基準クロックCKを抽出し、該基準クロックCKを分周器3に入力する。分周器3は、前記基準クロックCKの周期を整数倍する分周処理を行い、分周クロック $CK/N$ を出力する。該分周クロック $CK/N$ はアナログ／デジタル変換器1及び自動等化器8で動作クロックとして用いられる。ここで、Nは分周比を表し、本実施の形態1では分周比 $N=2$ とする（以下「2分周」と記す）。一方、トランスバーサルフィルタ4に入力されたデジタル再生信号は、トランスバーサルフィルタ4での等化処理後に復号回路に送られる。前記等化処理においてトランスバーサルフィルタ4は、パラメータであるタップ係数により制御される。該タップ係数は、制御部5においてトランスバーサルフィルタ4を介して入力させるデジタル再生信号、及びトランスバーサルフィルタ4の出力信号と等化目標値との誤差である等化誤差により随時設定される。一般に、制御部5では、最急降下法に基づき前記等化目標値の2乗平均が最小となるように逐次的に演算するLMSアルゴリズムが用いられる。トランスバーサルフィルタ4の出力等化波形は、前記動作クロックとして分周クロック $CK/N$ を用いたことにより、基準クロックCKを用いたときよりも標本数が減少している。これにより、制御部5における等化目標値の設定が不安定になるのを防ぐため、トランスバーサルフィルタ4の出力等化波形を制御部5に入力すると共に、直線補間処理部6により

前記出力等化波形に補間処理を行い、分周クロック  $CK/N$  を用いることにより欠落した標本を補間した信号をも制御部 5 に入力し、基準クロック  $CK$  を用いた場合と同様に等化目標値の設定を安定して行えるようにする。

- 5 次に第 2 (a) 図～第 2 (c) 図、並びに第 3 (a) 図～第 3 (c) 図の波形図等を用いて、直線補間処理について説明する。

第 2 (a) 図～第 2 (c) 図、並びに第 3 (a) 図～第 3 (c) 図に、デジタル再生信号、等化波形及び前記等化波形に直線補間処理を行った波形の一例を示す。

- 10 第 2 (a) 図は、デジタル再生信号の一例を示す図であり、◇は、アナログ／デジタル変換器 1 において、アナログ再生信号を 2 分周クロックを用いて標本化した点（以下「標本点」と記す）を示す。第 2 (b) 図は、第 2 (a) 図のデジタル再生信号をトランスバーサルフィルタ 4 により等化した等化波形を示す図であり、  
15 ◇は波形等化処理後の標本点を示す。第 2 (c) 図は、基準クロックを用いた場合の等化波形（理想波形）を示す図であり、◇は、アナログ／デジタル変換器 1 において、基準クロックを動作クロックとして用いた場合の標本点を示す。なお、第 2 (a) 図～第 2 (c) 図において標本点を結んでいる実線は、波形を認識しやすくするために付加したものである。  
20

- 第 2 (b) 図と第 2 (c) 図との比較により、基準クロックに代えて 2 分周クロックを使用すると、アナログ／デジタル変換器 1 より出力されるデジタル再生信号の標本数が分周比の増加に応じて減少することが分かる。このような、分周クロックを用いたこと  
25 による標本数の欠落を補うのが、直線補間処理部 6 で行われる直線補間処理である。

第 3 (a) 図～第 3 (c) 図は、2 分周クロックを使用して標本化され、等化処理の行われた等化波形に対する直線補間処理の例を示す図である。第 3 (a) 図において、●は、アナログ／ディジタ

ル変換器 1 において、2 分周クロックでデジタル再生信号を標本  
化した点を示し、○は、基準クロックを使用した場合に標本化され  
るはずの点を示す。すなわち、基準クロックをアナログ／デジタル  
変換器 1 の動作クロックとした場合には、●及び○の両方が標本  
5 化される。なお、●及び○は標本化を開始するタイミングにより逆  
転することもある。このうち、●だけを用いて○を擬似的に復元す  
るのが補間処理である。まず、第 3 (b) 図において、第 3 (a)  
図の●に  $1 + D$  処理を行った結果を◇で示す。ここで、 $1 + D$  処理  
とは、等化処理のなされたある標本点に対して、フリップフロップ  
10 素子により動作クロックの 1 周期分の遅延処理を行い、それに等化  
処理のなされた標本点を加算器により加算する処理のことである。  
具体的には、ある標本点に対して、基準となる標本点 (第 3 (a)  
図においては、一番左の標本点を基準としている) からの差を、次  
の標本点、すなわち、2 分周クロックの 1 周期分だけ遅れた標本点  
15 に足す操作のことである。第 3 (c) 図の波形は、第 3 (a) 図に  
示す●と、第 3 (b) 図に示す◇とにタイミング調整処理を行うこ  
とで得られたものであり、これが補間処理後の波形である。なお、  
第 3 (a) 図～第 3 (c) 図において標本点の実線または破線で結  
ばれているのは、波形を認識しやすくするために付加したものであ  
20 る。

次に、分周クロックを使用した場合の等化目標値の設定方法につ  
いて第 3 (c) 図を用いて説明する。この処理は、制御部 5 におい  
て行われるものである。

第 3 (c) 図において、●が分周クロックにより実際にサンプリ  
25 ングされたデータを示し、◇が直線補間、つまり現在の制御部 5 に  
入力されたトランスバーサルフィルタ 4 の出力信号と 1 サンプル  
前のトランスバーサルフィルタ 4 の出力を加算する、 $1 + D$  処理  
を施された結果となる。この補間後のサンプリングデータを示す第  
3 (c) 図に対して、 $1 + D$  処理を施し、連続する●3 つ、及び◇

2 つに施した 1 + D 処理の結果に対して、各サンプリングの正負の判定を行うことにより、第 8 (b) 図に相当する処理を施すことになる。ただし、加算結果は、加算器の最上位ビットのみを利用して、これら加算器の出力結果の最上位ビットのみを加算することにより、従来の技術で述べたのと同じく 0 から 4 の 5 つのレベルに分けることができるため、基準クロックを用いた場合と同様に等化目標値を設定できる。

本実施の形態 1 による再生信号処理装置は、上記説明のように、アナログ／デジタル変換器 1 及び自動等化器 8 で使用する動作クロックを分周クロックとしたことで、消費電力を削減することができ、さらに、基準クロックを使用したときと比較して各構成部分における処理間隔を長くとることができるため、高速再生にも対応し、回路規模の増大を抑制できるものとなる。

また、自動等化器 8 に直線補間処理部 6 を備えたことで、基準クロックに代えて分周クロックを用いることによる、標本点の欠落を補うことができ、制御部 5 における等化目標値の設定を安定して行うことが可能となり、基準クロックを用いた場合と同等の等化処理能力を保つことができる。

なお、本実施の形態 1 による再生信号処理装置では、分周比  $N = 2$  としたが、これは一例であって、例えば、 $N = 3$  などとすることも可能である。ただし、分周比を増やすことができるのは、補間処理により基準クロックで標本化した場合と同程度にまで補間できる範囲内においてである。例えば、分周クロックの周期が再生信号の最小繰り返し周期を越えてしまうような分周比では、安定して等化処理を行うことはできない。

(実施の形態 2)

以下、本発明の実施の形態 2 による再生信号処理装置について、図面を参照しながら説明する。

第 4 図は、本実施の形態 2 の再生信号処理装置の構成を示すブロ

ック図である。なお、前述の実施の形態 1 と同じ構成については同じ符号を用い、説明を省略する。

第 4 図に示された高次補間処理部 7 は、アナログ／デジタル変換器 1 における標本化において、基準クロックに代えて分周クロックを用いることにより欠落した標本点を補うため、ナイキスト補間等の高次の補間処理を行う。ナイキスト補間処理は、分周クロックの 1 周期分の遅延処理を行うフリップフロップ素子と、該遅延処理後の信号に対しナイキスト補間の重み付けを行う複数の乗算器と、複数の乗算器出力信号を加算する加算器とから構成される。なお、  
5 実施の形態 1 での直線補間処理が直線を用いて補間を行う処理であるのに対して、本実施の形態 2 による高次の補間処理とは、2 次以上の高次曲線を用いて補間を行う処理のことである。

次に第 4 図を用いて再生信号処理装置の動作について説明する。なお、前述の実施の形態 1 と同じ動作に関しては、その説明を省略  
15 する。

高次補間処理部 7 は実施の形態 1 に記載の直線補間処理部 6 と同様の役割、すなわち分周クロックをアナログ／デジタル変換器 1 及び自動等化器 8 の動作クロックとして使用することにより標本数の減少が生じた場合に、あたかも情報の欠落がなかったかのような  
20 波形データを制御部 5 に供給する役割を持つ。第 5 図は、高次補間処理部 7 の一例を示す図である。高次補間処理部 7 は、例えば、遅延素子 10 a から 10 f と、乗算器 11 a から 11 g と、加算器 12 により構成される F I R フィルタであってもよい。C 1 から C 7 が、フィルタの重み係数を表しており、この係数として第 6 図に示  
25 されるナイキスト補間特性を選ぶことにより、ナイキスト補間処理を施し、分周クロックを動作クロックとして使用することに伴う標本数の欠落を補うことができる。ここで、第 6 図の縦軸は、重み係数であり、例えば、ある点をフィルタの重み係数 C 1 とすると、その点から横軸に関して 1 T 増加した点を重み係数 C 2 とし、さらに

1 T増加した点を重み係数C3とすることにより、各重み係数C1からC7を決定することができる。なお、フィルタの重み係数はレジスタ等により設定するものであり、レジスタ値の変更により重みを変更することができる。第5図に示すような高次補間処理部7を  
5 採用すると、直線補間処理部6を用いた場合と比較して、読み出しヘッドの特性劣化による振幅の減衰、ディスクの傾き（チルト）に起因する波形の歪み、再生系で重畳したノイズの影響等の再生波形データの品質劣化に対する情報復元能力が大幅に向上する。

本実施の形態2による再生信号処理装置は、上記説明のように、  
10 高次補間処理部7を採用し、分周クロックを使用することに起因する情報の欠落を補間した補間波形を制御部5に供給することにより、安定かつ適切な等化目標値を設定することが可能となるため、分周クロックを用いた場合においても、基準クロックを使用した場合と同等の等化性能を実現することができる。

15 また、高次補間処理部7を採用したことで、読み出しヘッドの特性劣化による振幅の減衰、ディスクの傾き（チルト）に起因する波形の歪み、再生系で重畳したノイズの影響等の再生波形データの品質劣化に対する情報復元能力も向上させることができる。

## 20 産業上の利用可能性

以上のように、本発明にかかる再生信号処理装置は、アナログ再生信号をデジタル再生信号に変換し、そのデジタル再生信号に自動等化処理を行うものであり、高速再生された再生信号に対する自動等化処理、あるいは低消費電力での自動等化処理に適している。



## 請 求 の 範 囲

1. アナログ信号を標本化し、デジタル信号に変換するアナログ／デジタル変換器と、
- 5 前記デジタル信号に対し、自動等化処理を行う自動等化器と、  
前記デジタル信号に含まれる位相及び基準周波数成分と一致した基準クロックを生成する位相同期回路と、  
前記基準クロックの周期を整数倍した分周クロックを生成し、該分周クロックを動作クロックとして前記アナログ／デジタル変換器及び前記自動等化器に出力する分周器とを備えた再生信号処理装置であって、  
10 前記自動等化器を、  
前記デジタル信号に対し、波形等化処理を行うトランスバーサルフィルタと、
- 15 前記トランスバーサルフィルタの出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する直線補間処理部と、  
前記直線補間処理部の出力により等化目標値を推定し、該等化目標値と前記トランスバーサルフィルタの出力との誤差である等化誤差が最小となるように前記トランスバーサルフィルタのパラメータを制御する制御部とから構成したことを特徴とする再生信号処理装置。  
20
2. 請求の範囲第1項記載の再生信号処理装置において、  
前記直線補間処理部を、  
前記トランスバーサルフィルタの出力等化信号に分周クロックの  
25 1周期分の遅延処理を行うフリップフロップ素子と、  
該遅延処理後の信号と前記出力等化信号とを加算する加算器とから構成したことを特徴とする再生信号処理装置。
3. 請求の範囲第1項記載の再生信号処理装置において、  
前記直線補間処理部に代えて、前記トランスバーサルフィルタの

出力に対し、前記分周クロックを用いた標本化による標本数の欠落を補間する高次補間処理部を備えたことを特徴とする再生信号処理装置。

4. 請求の範囲第3項記載の再生信号処理装置において、

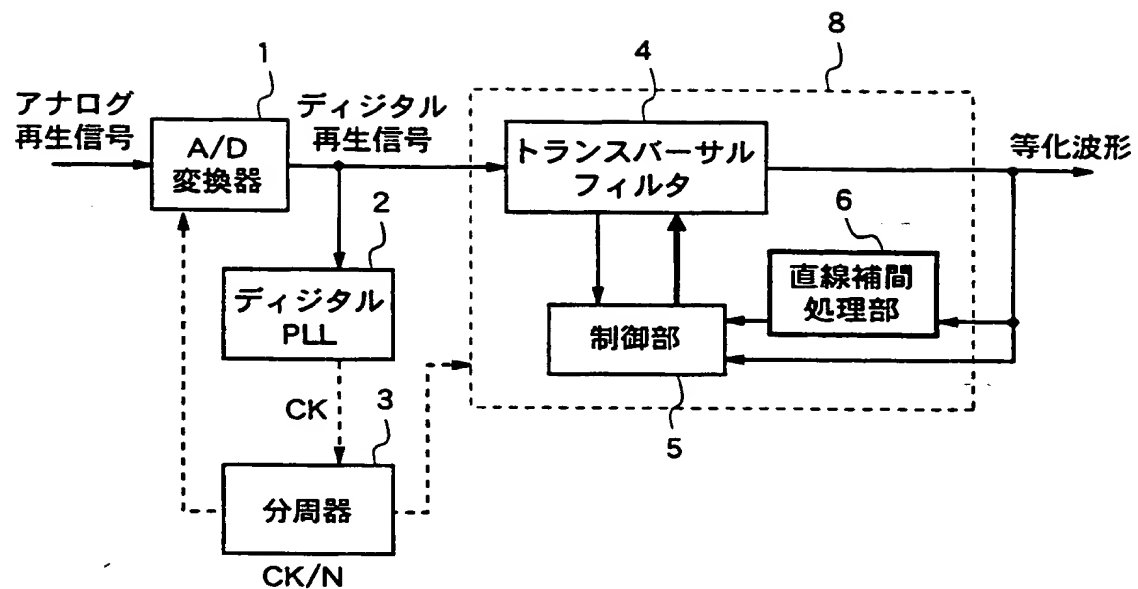
5 前記高次補間処理部を、

分周クロックの1周期分の遅延処理を行うフリップフロップ素子と、

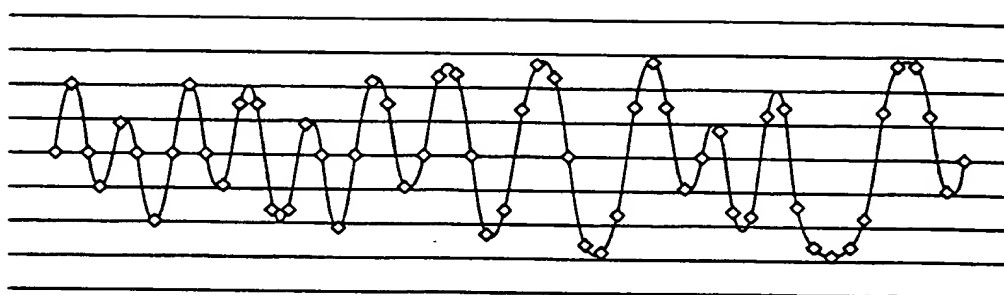
該遅延処理後の信号に対し、タップ係数の重み付けを行う複数の乗算器と、

10 前記複数の乗算器の出力信号を加算する加算器とから構成したことを特徴とする再生信号処理装置。

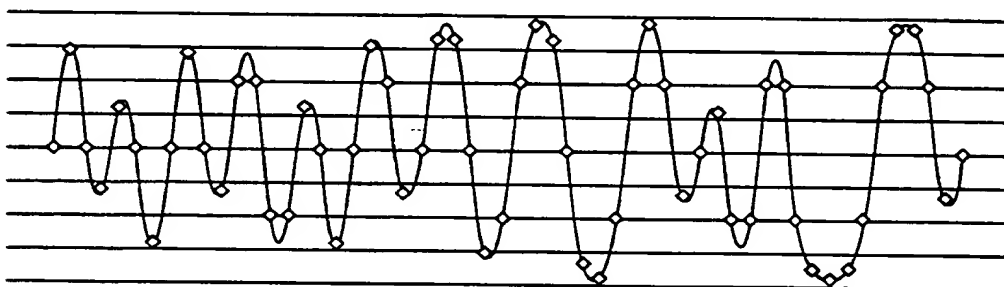
第1図



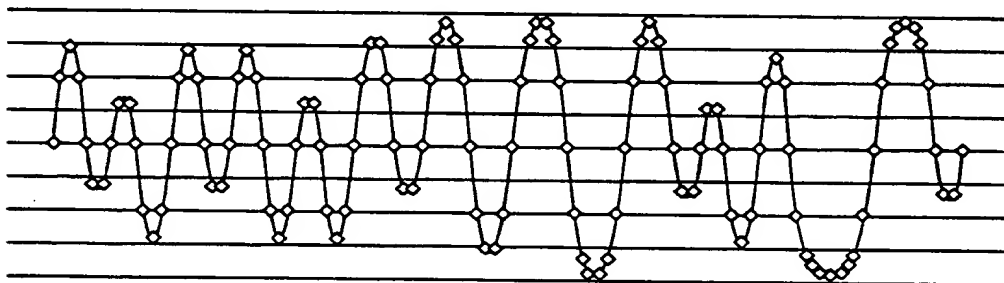
第2(a)図



第2(b)図

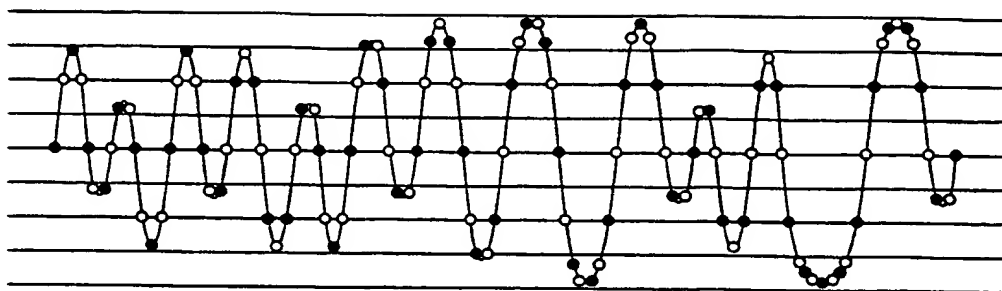


第2(c)図

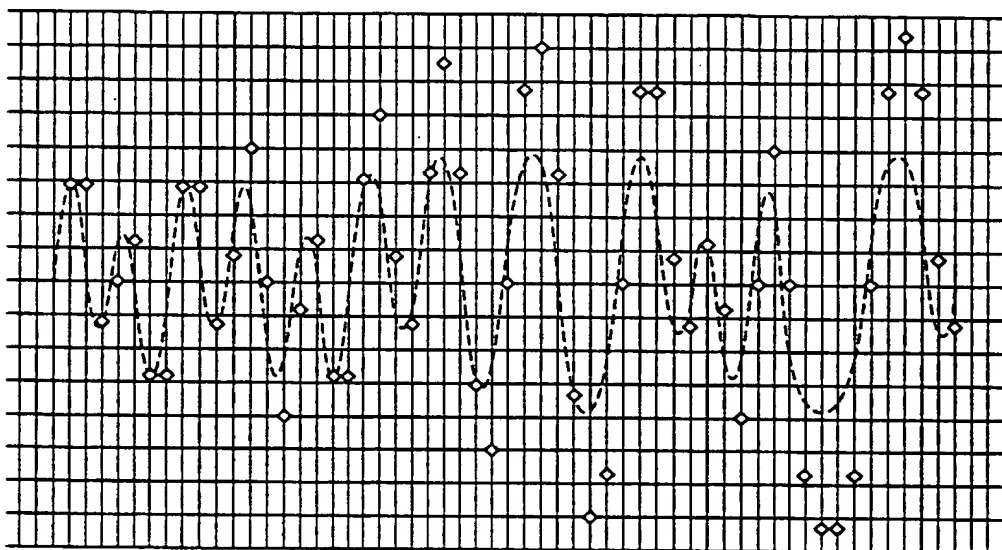


3/6

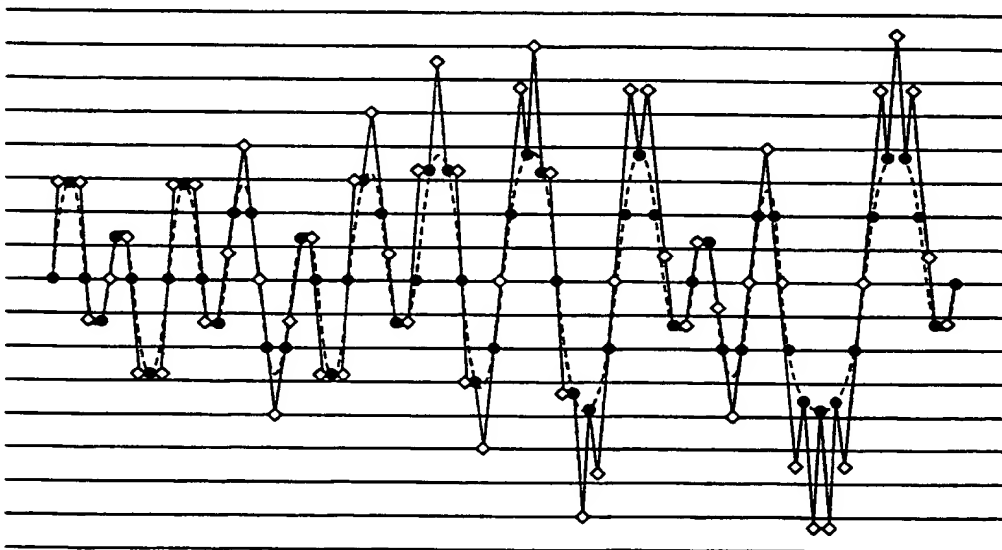
第3(a)図



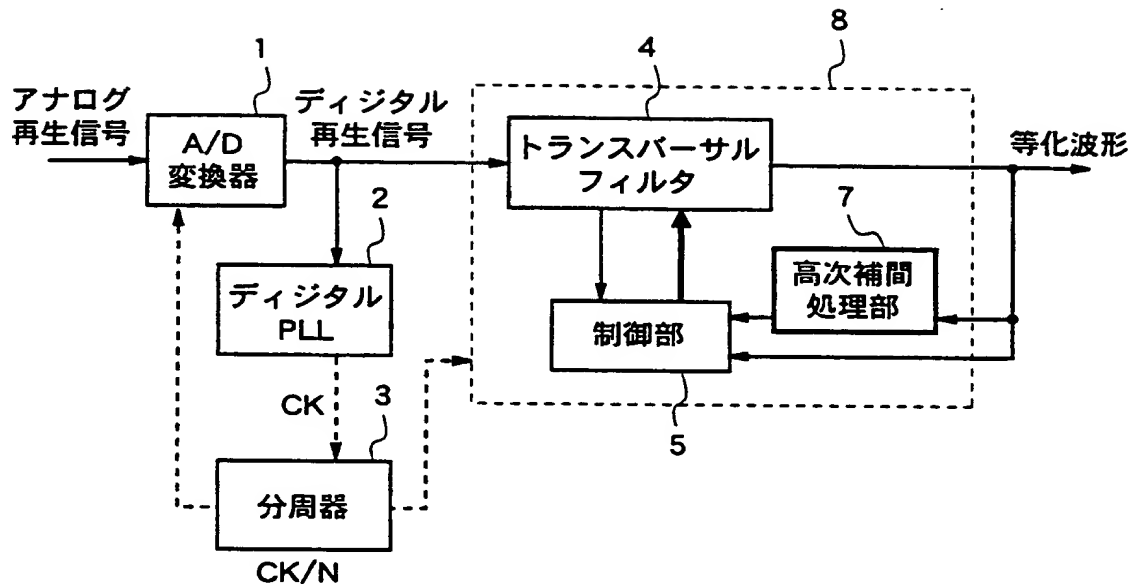
第3(b)図



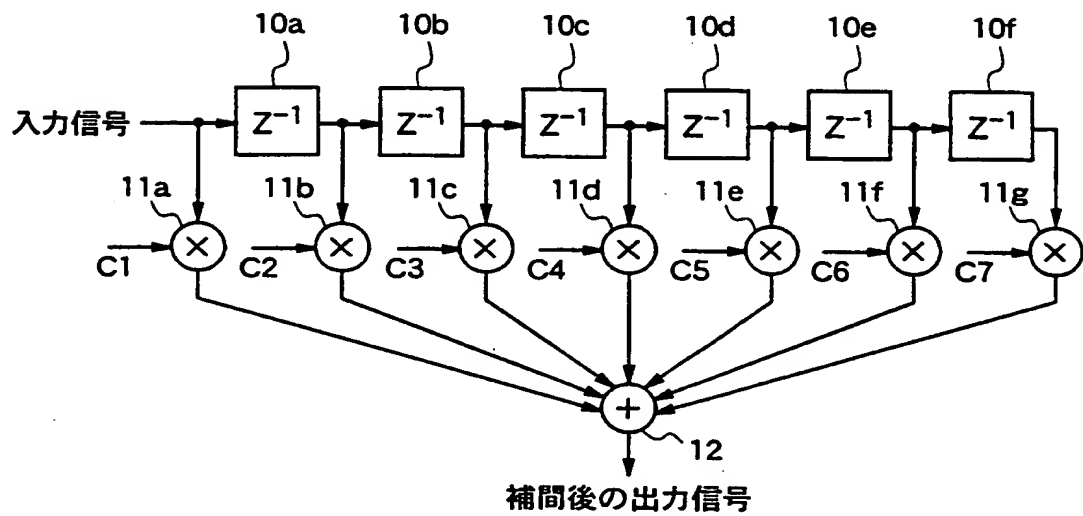
第3(c)図



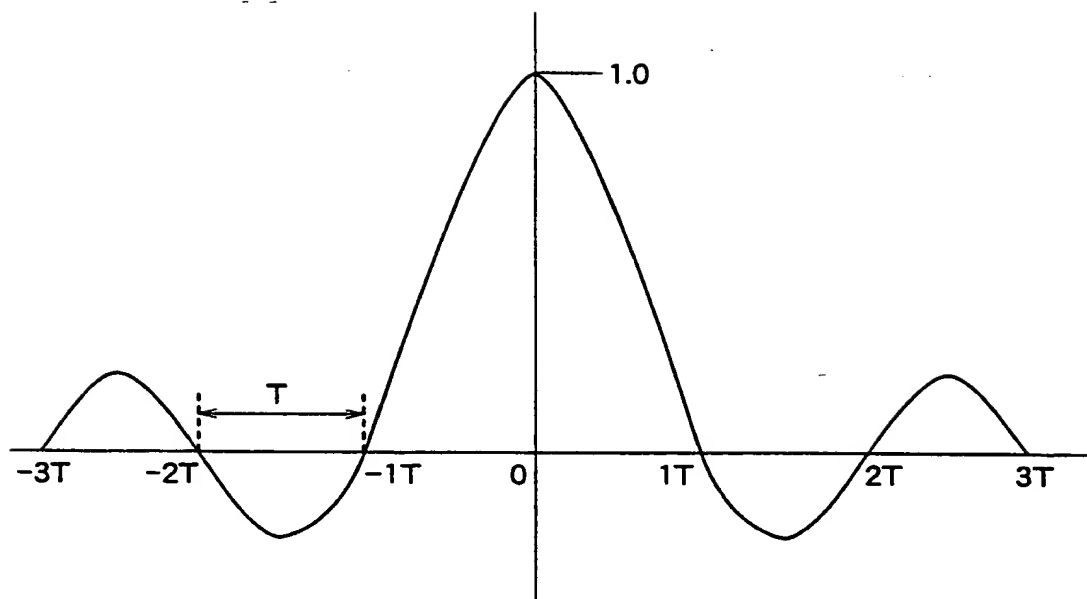
第4図



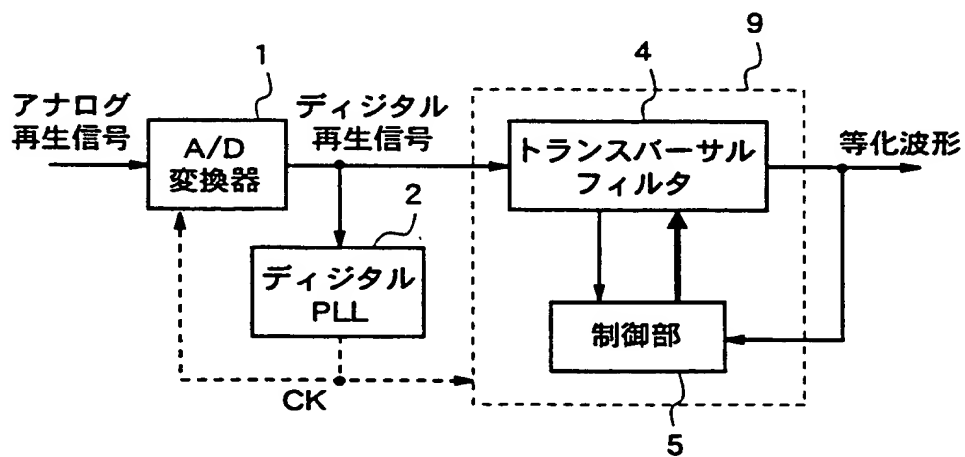
第5図



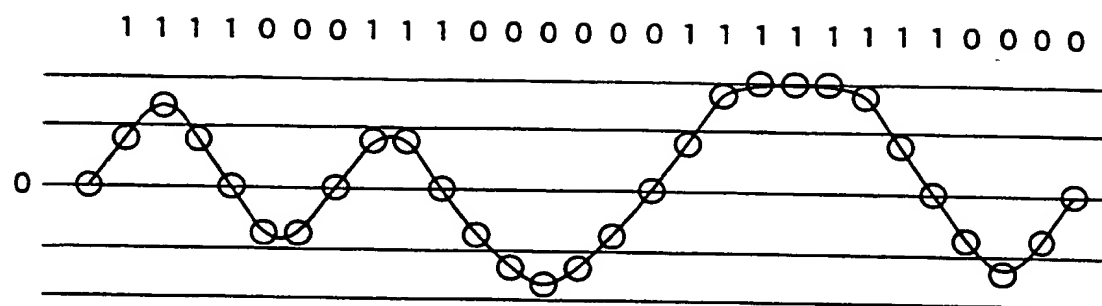
第6図



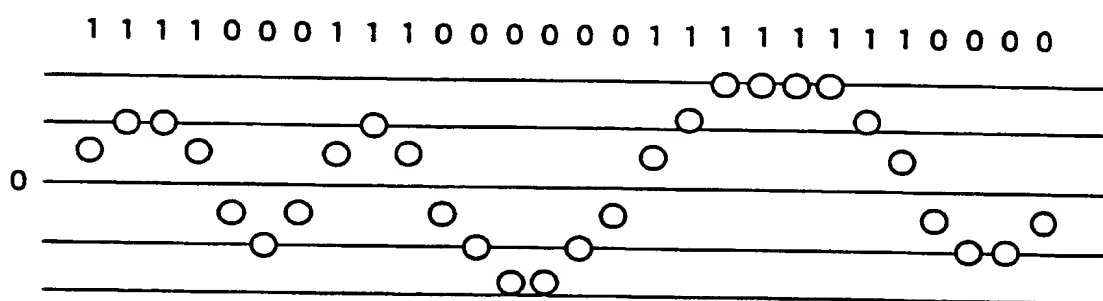
第7図



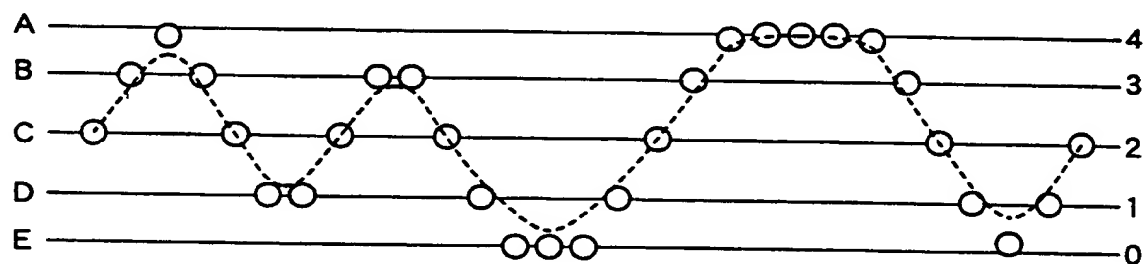
第8(a)図



第8(b)図



第8(c)図





## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/06121

A. CLASSIFICATION OF SUBJECT MATTER  
Int.Cl<sup>7</sup> G11B20/10, H04B3/06

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> G11B20/10, H04B3/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Toroku Jitsuyo Shinan Koho | 1994-2000 |
| Kokai Jitsuyo Shinan Koho | 1971-2000 | Jitsuyo Shinan Toroku Koho | 1996-2000 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                             | Relevant to claim No. |
|-----------|--|-----------------------|
| Y         | JP, 4-245711, A (NEC Corporation),<br>02 September, 1992 (02.09.92),<br>Full text; Figs. 1 to 5 (Family: none) | 1-4                   |

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
20 October, 2000 (20.10.00)

Date of mailing of the international search report  
31 October, 2000 (31.10.00)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.



## 国際調査報告

(法8条、法施行規則第40、41条)  
[PCT18条、PCT規則43、44]

|                             |   |                           |
|-----------------------------|---|---------------------------|
| 出願人又は代理人<br>の書類記号 P23653-P0 | 今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)<br>及び下記5を参照すること。 |                           |
| 国際出願番号<br>PCT/J P00/06121   | 国際出願日<br>(日.月.年) 08. 09. 00                             | 優先日<br>(日.月.年) 08. 09. 99 |
| 出願人 (氏名又は名称)<br>松下電器産業株式会社  |   |                           |

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。  
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 2 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

## 1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
Int. Cl<sup>1</sup> G11B20/10, H04B3/06

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))  
Int. Cl<sup>1</sup> G11B20/10, H04B3/06

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |            |
|-------------|------------|
| 日本国実用新案公報   | 1922-1996年 |
| 日本国公開実用新案公報 | 1971-2000年 |
| 日本国登録実用新案公報 | 1994-2000年 |
| 日本国実用新案登録公報 | 1996-2000年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示   | 関連する<br>請求の範囲の番号 |
|-----------------|---|------------------|
| Y ✓             | J P, 4-245711, A (日本電気株式会社)<br>2. 9月. 1992 (02. 09. 92)<br>全文, 第1-5図<br>(ファミリーなし) | 1-4              |

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」 口頭による開示、使用、展示等に言及する文献  
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献  
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
「&」 同一パテントファミリー文献

国際調査を完了した日  
20. 10. 00

国際調査報告の発送日  
31.10.00

国際調査機関の名称及びあて先  
日本国特許庁 (ISA/J P)  
郵便番号 100-8915  
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)  
小松 正



5Q 7736

電話番号 03-3581-1101 内線 3590